SCHEDA **ASE2609**			Data: **06 Novembre 2026**
Nome		Firma	

Il testo deve essere riconsegnato nella cartellina. Non usare il colore rosso nello svolgimento.
Appello straordinario: l'orale si deve tenere in questa stessa sessione.

ESERCIZIO N°1
8 punti

Realizzare un sottoprogramma per il microcontrollore XMEGA256A3BU che valuta quanti numeri pari (rappresentati in C2 su 2 byte) sono presenti in un blocco di 200 numeri, posti in memoria a partire dall'indirizzo contenuto nel puntatore Z. Il risultato deve essere lasciato nel registro R16.

ESERCIZIO N°2
5 punti

Disegnare lo schema logico in forma NAND-NAND ottima di una rete combinatoria a 5 ingressi, X_4, X_3, X_2, X_1, e X_0 caratterizzata dalla tabella di verità:

{0, -, 1, 0, 1, -, 0, 1, 1, -, 1, 0, 1, -, -, 0, 1, 1, 0, 0, 1, 0, 1, 1, -, 0, 1, 0, -, 0, 1, 1}.

Indicare gli implicanti essenziali, giustificando l'affermazione.

ESERCIZIO N°3
5 punti

Realizzare la rete combinatoria dell'esercizio precedente usando soltanto un multiplexer 16:1 e un inverter.

ESERCIZIO N°4
5 punti

Realizzare una macchina sequenziale sincrona secondo il modello di Moore, con 3 ingressi (le cifre di un numero binario tra 0 e 7) e 1 uscita, che riconosce l'arrivo consecutivo di 3 cifre la cui somma è 10. La macchina deve riconoscere anche sequenze interallacciate.

ESERCIZIO N°5
5 punti

Determinare la rappresentazione nel formato frazionale [3.13] in C2 dei seguenti numeri e valutare l'errore assoluto (nel caso di valori non rappresentabili esattamente, si scelga la rappresentazione che meglio approssima il valore proposto):

$-e^{e/4}$

$\log_3(0{,}185)$

$-0{,}00370625$

$-\pi^3/27$

$0{,}4$

ESERCIZIO N°6
5 punti

Disegnare lo schema logico di un somma-sottrattore a 3 bit secondo l'approccio ripple-carry. Si hanno a disposizione porte elementari, half-adder e full-adder.

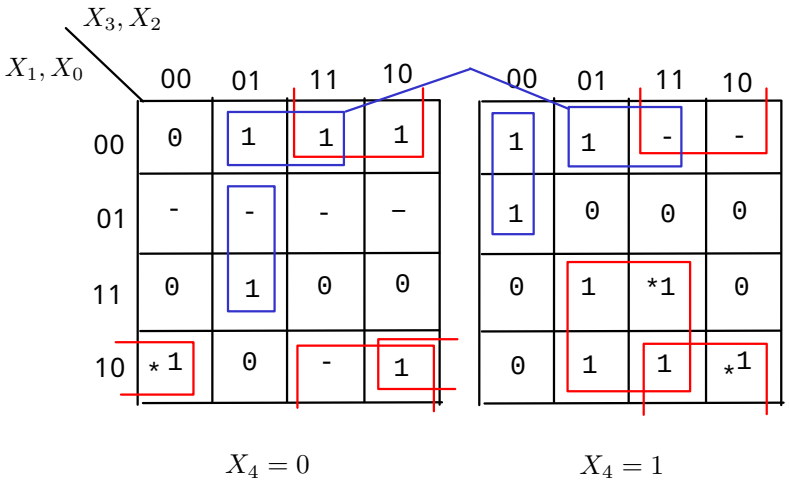
1

```
/*Realizzare un sottoprogramma per il microcontrollore XMEGA256A3BU che valuta
  quanti numeri pari (rappresentati in C2 su 2 byte) sono presenti in un blocco
  di 200 numeri, posti in memoria a partire dall'indirizzo contenuto
  nel puntatore Z. Il risultato deve essere lasciato nel registro R16. */

even_counter:
  push R17
  push R18
  push R19
  push ZL
  push ZH
  clr R16               //per il risultato
  ldi R17,200           //contatore
  loop:
    ld R18,Z+           //carica LSByte del numero da analizzare
    ld R19,Z+           //carica MSByte
    test:               //pari in C2: R18.b0=0
    sbrs R18,0
    inc R16             //viene saltata se dispari
    dec R17
    brne loop
  pop ZH
  pop ZL
  pop R19
  pop R18
  pop R17
  ret
```

2

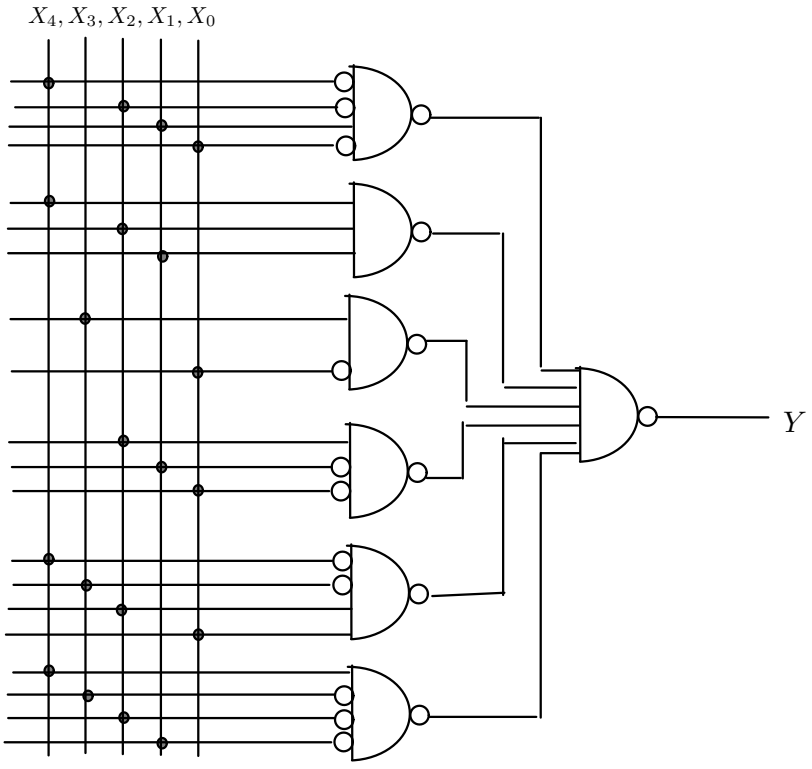
Disegnare lo schema logico in forma NAND-NAND ottima di
una rete combinatoria a 5 ingressi caratterizzata dalla seguente tabella di verità:
{0, -, 1, 0, 1, -, 0, 1, 1, -, 1, 0, 1, -, -, 0, 1, 1, 0, 0, 1, 0, 1, 1, -, 0, 1, 0, -, 0, 1, 1}.
Indicare gli implicanti essenziali, giustificando l'affermazione.



Servono 6 implicanti
di cui 3 sono essenziali.
La soluzione ottima ha
20 letterali.

Soluzione SP da cui ricavare la forma NAND-NAND:

$$Y = \overline{X_4}\ \overline{X_2} X_1 \overline{X_0} + X_4 X_2 X_1 + X_3 \overline{X_0} + X_2 \overline{X_1}\ \overline{X_0} + \overline{X_4}\ \overline{X_3} X_2 X_0 + X_4 \overline{X_3}\ \overline{X_2}\ \overline{X_1}$$

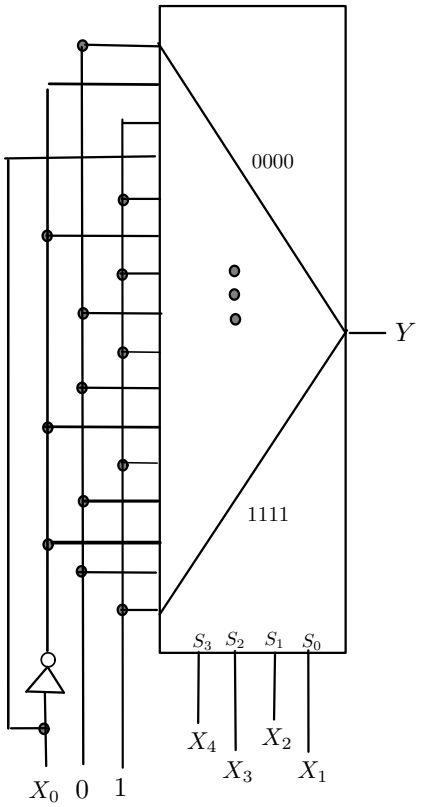


3

Realizzare la rete combinatoria dell'esercizio precedente usando soltanto un multiplexer 16:1 e un inverter
{0, -, 1, 0, 1, -, 0, 1, 1, -, 1, 0, 1, -, -, 0, 1, 1, 0, 0, 1, 0, 1, 1, -, 0, 1, 0, -, 0, 1, 1}

Scelgo le variabili più significative come variabili di selezione. Le linee di ingresso saranno costanti o dipenderanno soltanto dalla variabile meno significativa (affermata o negata)

```
0- 10 1- 01 1- 10 1- -0 11 00 10 11 -0 10 -0 11
0  nx 1  x  1  nx 1  0  1  0  nx 1  0  nx 0  1
```

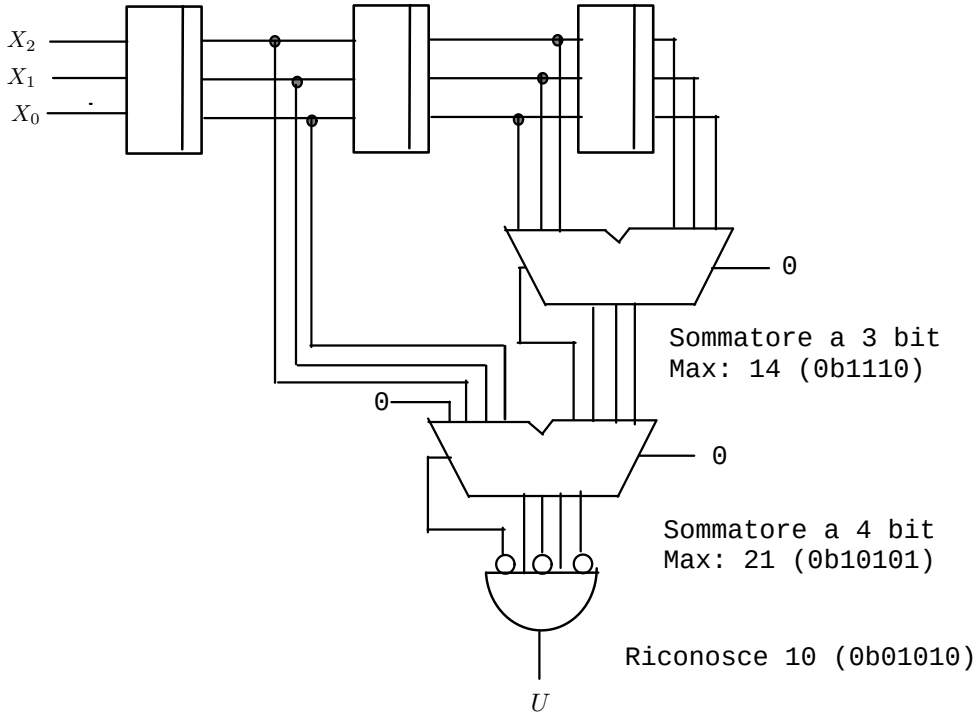


4

Realizzare una macchina sequenziale sincrona secondo il modello di Moore,
con 3 ingressi (le cifre di un numero binario tra 0 e 7) e 1 uscita,
che riconosce l'arrivo consecutivo di 3 cifre la cui somma è 10.
La macchina deve riconoscere anche sequenze interallacciate.

Converto da seriale a parallelo le sequenze di ingresso, in modo da poter sommare i 3 numeri con sommatori ripple carry e poi riconosco 1010 (in assenza di carry)

Architettura di Moore



In realtà se i 4 bit meno significativi della somma danno 10, non ci può essere carry perchè il valore di 10+16=26 non è mai raggiungibile con 3 valori su 3 bit.
La rete riconosce anche situazioni interallacciate.

5

Determinare la rappresentazione nel formato frazionale [3.13] in C2 dei seguenti numeri e valutare l'errore assoluto (nel caso di valori non rappresentabili esattamente, si scelga la rappresentazione che meglio approssima il valore proposto)

$y_1 = -e^{\frac{e}{4}}$ $\quad y_2 = \log_3(0,185)$ $\quad y_3 = -0,00370625$

$y_4 = -\frac{\pi^3}{27}$ $\quad y_5 = 0,4$

Procedura: si valuta con la massima precisione disponibile il valore da codificare.
Se fuori del range di rappresentabilità, si codifica con l'estremo corrispondente.
Se interno, si moltiplica per 2^13 e se negativo si somma al risultato 2^16.
Si arrotonda. Si passa in esadecimale e si trovano i 16 bit [3.13].
Per valutare l'errore si torna indietro a partire dal valore arrotondato e si fanno a ritroso i passaggi.
Si fa la differenza tra valore rappresentato e valore vero.

$$\text{range } -8 \leq \hat{y} \leq 8 - 2^{-13}$$

$$\text{errore } |\epsilon| \leq 2^{-14} \simeq 6,104 \cdot 10^{-5}$$

$y_1 = -e^{\frac{e}{4}} \simeq -1,97303004917$

```
Passaggi
-16163,0621628
49372,9378372
49373=0xC0DD

Codifica: 110.0000011011101
```

$\epsilon_1 = \hat{y_1} - y_1 \simeq 7,588 \cdot 10^{-6}$

$y_2 = \log_3(0,185) = -1,53593717393$

```
Passaggi
-12582,3973289
52953,6026711
52954=0xCEDA

Codifica: 110.0111011011010
```

$\epsilon_1 = \hat{y_2} - y_2 \simeq 4,850 \cdot 10^{-5}$

$y_3 = -0,00370625$

```
Passaggi
-30,3616
65505,6384
65506=0xFFE2

Codifica: 111.1111111100010
```

$\epsilon_3 = \hat{y_3} - y_3 = 4,4140625 \cdot 10^{-5}$

$y_4 = -\frac{\pi^3}{27} \simeq -1,14838061779$

```
Passaggi
-9407,53402093
56128,4659791
56128=0xDB40

Codifica: 110.1101101000000
```

$\epsilon_4 = \hat{y_4} - y_4 \simeq -5,688 \cdot 10^{-5}$

$y_5 = 0,4$

```
Passaggi
3276,8
3277=0x0CCD

Codifica: 000.0110011001101
```

$\epsilon_5 = \hat{y_5} - y_5 \simeq 2,441 \cdot 10^{-5}$

6

Disegnare lo schema logico di un somma-sottrattore a 3 bit secondo l'approccio ripple-carry. Si hanno a disposizione porte elementari, half-adder e full-adder.

